

Формирование и усиление сигналов

DOI 10.66032/2221-2574-2026-1-3-45-52

УДК 621.396

ОПТИМИЗАЦИЯ ВРЕМЕННЫХ И СПЕКТРАЛЬНЫХ ХАРАКТЕРИСТИК МАЛОШУМЯЩИХ ТАКТОВЫХ ГЕНЕРАТОРОВ НА ОСНОВЕ КОСВЕННОГО МЕТОДА СИНТЕЗА ДЛЯ СОВРЕМЕННЫХ СИСТЕМ СВЯЗИ

Якименко Кирилл Александрович

кандидат технических наук, доцент, доцент кафедры радиотехники Муромского института (филиала) ФГБОУ ВО «Владимирский государственный университет имени Александра Григорьевича и Николая Григорьевича Столетовых».

Докторов Андрей Николаевич

кандидат технических наук, доцент кафедры радиотехники Муромского института (филиала) ФГБОУ ВО «Владимирский государственный университет имени Александра Григорьевича и Николая Григорьевича Столетовых».

Березина Дарья Максимовна

магистрант Муромского института (филиала) ФГБОУ ВО «Владимирский государственный университет имени Александра Григорьевича и Николая Григорьевича Столетовых».

Беркут Ирина Александровна

магистрант Муромского института (филиала) ФГБОУ ВО «Владимирский государственный университет имени Александра Григорьевича и Николая Григорьевича Столетовых».

Адрес: 602264, Российская Федерация, Владимирская обл., г. Муром, ул. Орловская, д. 23.

E-mail для связи: yakimenko.kirill@yandex.ru

Аннотация: Рассмотрены вопросы оптимизации временных и спектральных характеристик малошумящих тактовых генераторов на основе ФАПЧ с субдискретизацией для систем связи 5G. Проанализированы архитектуры формирователей сигналов на основе быстродействующих ЦАП, работающих в специальных режимах NRZ, RF и RFZ, где тактовый генератор обеспечивает синхронизацию и формирование несущих частот. Показано, что ключевыми ограничивающими факторами применения ФАПЧ с субдискретизацией являются относительно невысокая скорость перестройки и наличие дискретных побочных спектральных составляющих (ДПСС), попадающих в полосу приёмопередающего тракта. Предложена методика адаптивного изменения коэффициента накопления M в дополнительной петле ФАПЧ на основе технологии «bang-bang», позволяющая сократить длительность переходного процесса с 480 до 80 тактов опорной частоты, то есть в 6 раз. Проведён сравнительный анализ методов подавления ДПСС: наилучший результат обеспечивает непрерывная система накачки заряда (уровень ДПСС –97,86 дБн, EVM 0,063–0,225%). Разработана функциональная модель в MATLAB Simulink для количественной оценки эффективности методов по величине вектора ошибки EVM.

Ключевые слова: ФАПЧ с субдискретизацией, дискретные побочные спектральные составляющие, быстродействующие ЦАП, 5G, EVM.

Введение

Стремительное развитие современных систем беспроводной связи, в особенности стандарта пятого поколения (5G), предъявляет очень жёсткие требования к качеству формирования высокочастотных сигналов [1]. В последнее время формирователи сигналов для систем связи реализуются на основе прямого цифрового метода синтеза с применением быстродействующих цифроаналоговых преобразователей (ЦАП), работающих в специальных режимах работы [2, 3]. Специальные режимы позволяют выполнить преобразование частоты в цифровом виде без использования дополнительных аналоговых смесителей и умножителей. Однако для построения таких формирователей требуется тактовый генератор (ТГ) — устройство, обеспечивающее синхронизацию и формирование несущих частот.

В условиях плотного частотного планирования, использования широкополосных сигналов с квадратурной модуляцией (QAM) высоких порядков и

сложных схем множественного доступа, фазовый шум и временная нестабильность тактового сигнала становятся критическими факторами, ограничивающими пропускную способность и помехоустойчивость каналов связи. Именно поэтому разработка малошумящих тактовых генераторов, способных обеспечить высокую спектральную чистоту при одновременном соблюдении строгих энергетических и габаритных ограничений, является одной из приоритетных задач радиоэлектроники.

Доминирующее положение в архитектуре современных тактовых генераторов для систем связи заняли синтезаторы на основе фазовой автоподстройки частоты (ФАПЧ) [4]. Классические архитектуры ФАПЧ с системой «накачки» заряда и пассивным фильтром нижних частот, отличаются простотой и надёжностью, однако их недостатком является то, что уровень фазовых шумов на отстройках вблизи несущей прямо пропорционален квадрату коэффициента деления в цепи обратной связи.

Альтернативой ФАПЧ с системой «накачки» заряда выступают генераторы на основе косвенного метода синтеза с использованием ФАПЧ с субдискретизацией (sub-sampling PLL, SS-PLL) [5]. Данный подход позволяет существенно снизить вклад шума активных компонентов контура управления за счёт операции сравнения фаз без использования программируемых делителей в петле обратной связи. Как следствие, ФАПЧ с субдискретизацией демонстрируют рекордно низкие показатели фазового шума и энергопотребления (в установившемся режиме), что делает их наиболее предпочтительными вариантами для применения в качестве малошумящих тактовых генераторов в формирователях сигналов для систем связи 5G.

Однако, наряду с достоинствами, косвенный метод синтеза на основе ФАПЧ с субдискретизацией имеет несколько существенных недостатков, требующих внимательного изучения. Прежде всего, это необходимость использования вспомогательной петли, с помощью которой осуществляется перестройка по частоте. Кроме того, особенностью спектрального состава выходного сигнала ФАПЧ с субдискретизацией (как и классических ФАПЧ) является наличие выраженных дискретных побочных спектральных составляющих (ДПСС) вблизи несущей с частотами, кратными частоте сравнения, которые могут попадать в полосу пропускания приёмопередающего тракта и вызывать смещение точек сигнального созвездия. Эффективность фильтрации этих составляющих напрямую зависит от параметров контура и остаётся сложной инженерной задачей.

В связи с этим, целью данной работы является анализ подходов к оптимизации временных и спектральных характеристик малошумящих тактовых генераторов на основе ФАПЧ с субдискретизацией.

Малошумящий тактовый генератор в составе формирователя сигналов современных систем связи

На рис. 1 представлена структурная схема формирователя сигналов на основе быстродействующего ЦАП в специальных режимах работы. Цифровой процессор (ЦП) осуществляет сегментацию и декодирование входного кода. ТГ формирует тактовый сигнал с частотой f_T . ЦАП работают в специальных режимах и формируют сигнал с квадратурной модуляцией непосредственно на несущей частоте.

На рис. 2 представлены огибающие спектров в специальных режимах NRZ, RF, RFZ. С помощью полосовых фильтров можно выделить спектральные компоненты с повышенной за счёт специальных режимов работы амплитудой в определённой зоне Найквиста, тем самым осуществить преобразование частоты выходного сигнала ЦАП в цифровом виде.

Рассмотрим обобщённую структурную схему малошумящего тактового генератора на основе ФАПЧ с субдискретизацией (рис. 3). Основная пет-

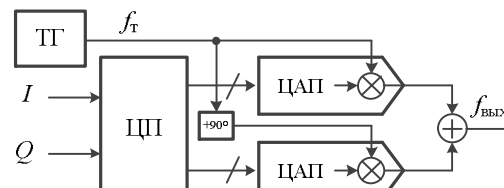


Рис. 1. Структурная схема формирователя сигналов на основе быстродействующего ЦАП

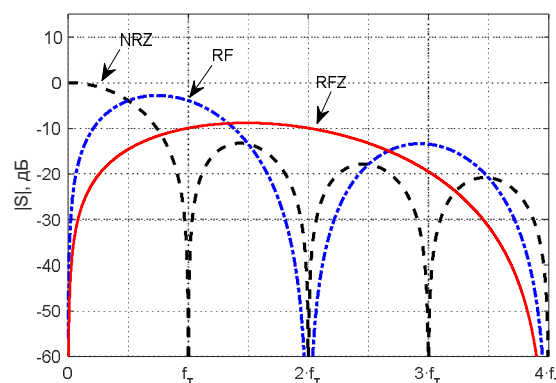


Рис. 2. Огибающие спектра выходного сигнала ЦАП в специальных режимах работы

ля, образованная субдискретизирующим фазовым детектором (СФД), петлевым фильтром нижних частот (ФНЧ) и генератором, управляемым напряжением (ГУН), функционирует в установившемся режиме. Ключевое снижение уровня фазовых шумов в данной архитектуре обусловлено совокупностью следующих факторов [5].

Во-первых, в цепи обратной связи отсутствует цифровой делитель частоты, который в классических схемах ФАПЧ является одним из основных источников фазового шума, внося существенный вклад в его результирующий уровень. Во-вторых, вследствие отсутствия делителя собственные шумы СФД не умножаются на квадрат отношения выходной частоты ГУН к опорной частоте, что характерно для классических ФАПЧ и приводит к значительному усилению шумовых компонентов. В-третьих, крутизна передаточной характеристики СФД существенно превышает крутизну частотно-фазовых детекторов, применяемых в классических ФАПЧ, что обеспечивает дополнительное подавление шумов в полосе пропускания петли и повышает общую спектральную чистоту выходного сигнала.

Перестройка по частоте ФАПЧ с субдискретизацией осуществляется с помощью дополнительной петли (ДП), которая включается лишь на время перестройки. К настоящему времени известно достаточно большое количество методов реализации дополнительной петли [6], каждый из которых имеет свои достоинства и недостатки. В связи с этим выбор метода построения ДП во основном определяется областью применения малошумящего тактового генератора.

Таблица 1. Сравнение методов построения дополнительной петли малошумящего тактового генератора

Параметр	ДП на основе классической архитектуры	ДП на основе FDC	ДП на основе «bang-bang» технологии
Скорость перестройки	Средняя	Высокая	Очень высокая
Время перестройки	До сотен мкс	Единицы мкс	Десятки мкс
Кол-во тактов опорного сигнала для перестройки	> 1000	100–500	100–500
Сложность реализации	Низкая	Средняя	Низкая
Потребляемая мощность	Средняя/Высокая	Низкая	Низкая
Вклад в фазовый шум	Значительный	Низкий	Минимальный

Оптимизация временных характеристик малошумящих тактовых генераторов

Рассмотрим основные способы реализации ДП малошумящих тактовых генераторов для формирователей сигналов систем связи 5G, позволяющие сократить время перестройки. Как было отмечено, ключевым недостатком классических ФАПЧ с субдискретизацией является необходимость использования дополнительной петли автоподстройки частоты, которая обеспечивает начальный захват и перестройку частоты. Для систем 5G, требующих микросекундного времени переключения каналов, время установления частоты становится критическим параметром, наряду с уровнем фазовых шумов.

Одним из способов является реализация ДП на основе классической архитектуры с частотно-фазовым детектором (ЧФД) и делителем частоты [6, 7]. Данный способ обеспечивает надёжный захват частоты и высокую помехоустойчивость. Достоинством данного способа является простота реализации и гарантированное отсутствие проблем с ложным захватом, характерных для некоторых других методов. Недостатком является то, что ЧФД и делитель частоты вносят значительный шум в контур, который может ухудшить спектральную чистоту сигнала. Кроме того, для предотвращения влияния на основную петлю требуется сложная схема управления переключением между петлями, а многорежимный ЧФД чувствителен к рассогласованию схемы, что приводит к частотной ошибке в конце переходного процесса [7].

Альтернативой является реализация дополнительной петли цифровым способом на основе преобразователя частота–код (FDC) [8]. В этом случае частота выходного сигнала ГУН оцифровывается и сравнивается с частотой опорного сигнала в цифровой области. Достоинствами такого подхода являются малое энергопотребление и малая площадь, занимаемая на кристалле, а также высокая гибкость настройки алгоритмов перестройки. Отсутствием дополнительных аналоговых блоков упрощает общую архитектуру. Недостатками являются потенциально более высокий уровень дискретных спектральных составляющих из-за работы цифровых схем и необходимость в высокоточном преобразователе частота–код, что может быть сложно реализовать на высоких частотах. Также требуется тщательная калибровка для поддержания линейности характеристик [7].

Третьим, и наиболее оптимальным способом, является применение метода «bang-bang» (бинарного)

управления в дополнительной петле [9]. Достоинством данного способа является высокая скорость перестройки, поскольку фазовый детектор технологии «bang-bang» (ББФД) выдает только двоичный сигнал об уходе частоты, что позволяет максимально быстро подстраивать управляющее напряжение ГУН. Такие петли отличаются низким энергопотреблением. Архитектура существенно упрощается, так как отпадает необходимость в точных аналого-цифровых преобразователях. Наличие широкого диапазона перестройки и необходимость поддержания стабильности при переключениях требуют использования дополнительных механизмов, таких как цифровая компенсация частотной ошибки, что позволяет достичь высоких показателей, например, 10 мкс времени перестройки при частоте 3,7–4,1 ГГц. Недостатком можно считать потенциальное возникновение автоколебаний (граничных циклов) из-за нелинейности алгоритма управления, однако современные методы управления и схемотехнические решения (например, автоматическая регулировка коэффициента усиления) позволяют эффективно подавлять эти эффекты.

Проведённый анализ показывает, что, несмотря на некоторые недостатки, метод «bang-bang» является предпочтительным для реализации дополнительной петли тактовых генераторов для систем 5G, поскольку позволяет достичь наилучшего компромисса между временем перестройки и энергоэффективностью. Сравнительные параметры рассмотренных способов сведены в таблицу 1.

Рассмотрим принцип работы малошумящего так-

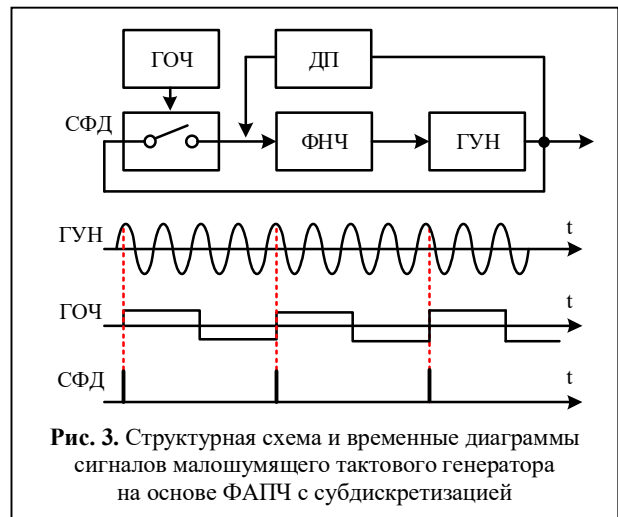


Рис. 3. Структурная схема и временные диаграммы сигналов малошумящего тактового генератора на основе ФАПЧ с субдискретизацией

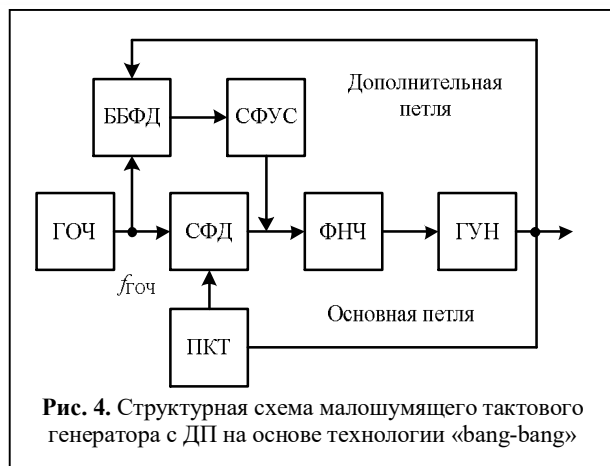


Рис. 4. Структурная схема малошумящего тактового генератора с ДП на основе технологии «bang-bang»

тового генератора с дополнительной петлей на основе метода «bang-bang». В установившемся режиме работает основная петля с субдискретизирующим фазовым детектором (СФД), петлевым ФНЧ и ГУН. Для повышения линейности детектирования разности фаз выходной сигнал ГУН преобразуется в преобразователе «квадрат-треугольник» (ПКТ) в треугольный сигнал той же частоты. СФД по фронтам опорного сигнала создает кратковременные выборки выходного сигнала ПКТ. Если выходной сигнал ГУН и опорный сигнал имеют одинаковую фазу, то выборки будут иметь нулевую амплитуду. Если возникает сдвиг по фазе, то петлевой ФНЧ будет преобразовывать

В режиме перестройки частоты включается дополнительная петля на основе технологии «bang-bang». Её задача — быстро привести частоту ГУН в заданный диапазон, после чего управление передается основной петле, и система возвращается в установившийся режим. Дополнительная петля содержит ББФД и вспомогательную систему «накачки» заряда (ВЧНЗ). ББФД вычисляет разность между текущим и целевым коэффициентом деления, накапливая ошибку за M периодов опорного сигнала, и сравнивает накопленную ошибку с установленным порогом, формируя сигнал, который разрешает или запрещает работу ДП. Пока система находится в режиме перестройки, ДП работает в релейном режиме «bang-bang»: по знаку ошибки она подает импульсы UP или DN на ВЧНЗ, ступенчато подстраивая управляющее напряжение. Данное решение позволяет достичь времени перестройки порядка десяти микросекунд.

Как правило, ББФД настроен на фиксированное значение M . Однако, если динамически изменять M при перестройке, можно уменьшить время переходного процесса. В данной работе предлагается методика уменьшения времени перестройки малошумящих тактовых генераторов с ДП на основе «bang-bang» технологии.

Время накопления частотной ошибки T_n определяется количеством периодов опорной частоты M :

$$T_n = M f_{\text{ГОЧ}},$$

где $f_{\text{ГОЧ}}$ — частота опорного сигнала.

Ошибка частоты на выходе генератора, управля-

емого напряжением, после M периодов накопления может быть выражена как:

$$\Delta f_n = M \cdot \Delta f_{\text{ош}} \cdot T_{\text{ГОЧ}},$$

где $\Delta f_{\text{ош}}$ — текущая частотная ошибка; $T_{\text{ГОЧ}} = 1 / f_{\text{ГОЧ}}$ — период опорного сигнала.

Для обеспечения высокой скорости перестройки на начальном этапе, когда ошибка велика, целесообразно выбирать малое значение M . Это позволяет быстро обнаружить изменение частоты и отреагировать на него, уменьшая время реакции системы. С другой стороны, при приближении к целевой частоте ошибка уменьшается, и для повышения точности установки частоты требуется большее время накопления, что подавляет шумы счётчика и флуктуации, вызванные дискретизацией.

Оптимальное время переключения с одного значения M на другое определяется достижением порогового значения частотной ошибки, при котором обеспечивается требуемая точность. Учитывая, что в режиме «bang-bang» управляющее напряжение изменяется ступенчато, можно утверждать, что за время T_n система проходит определённое количество шагов перестройки n , определяемое как:

$$n = \frac{|\Delta f_{\text{ош}}|}{|\Delta f_{\text{step}}|},$$

где Δf_{step} — изменение частоты за один шаг перестройки.

Наименьшее время перестройки частоты может быть достигнуто при адаптивном выборе M : на начальном этапе, когда n велико, используется малое значение $M_{\min}$ для быстрой перестройки; по мере уменьшения n значение M увеличивается до $M_{\max}$ для точной подстройки и исключения перерегулирования. Предлагаемый закон изменения M может быть выражен как:

$$M(t) = M_{\min} + (M_{\max} - M_{\min}) \cdot \left(1 - \frac{|\Delta f_{\text{ош}}(t)|}{|\Delta f_0|} \right),$$

где Δf_0 — начальная частотная ошибка.

Минимальное значение $M_{\min}$ определяется требованием к максимальной скорости перестройки и ограничивается снизу уровнем шумов счётчика: $M_{\min}$ должно обеспечивать превышение накопленной ошибки над шумом квантования, чтобы избежать ложных срабатываний релейного режима. Для типовых реализаций $M_{\min}$ обычно составляет 2–8 периодов опорной частоты. Максимальное значение $M_{\max}$ определяется допустимым временем перестройки и условием, чтобы за время накопления частота ГУН не успела существенно измениться под действием дестабилизирующих факторов (температурный дрейф, фликкер-шум). Практически $M_{\max}$ выбирается в диапазоне 64–256 периодов опорной частоты.

Для обеспечения устойчивости и оптимального коэффициента затухания при перестройке необходимо динамически изменять параметры петлевого фильтра. В общем виде передаточная функция петлевого фильтра может быть представлена как:

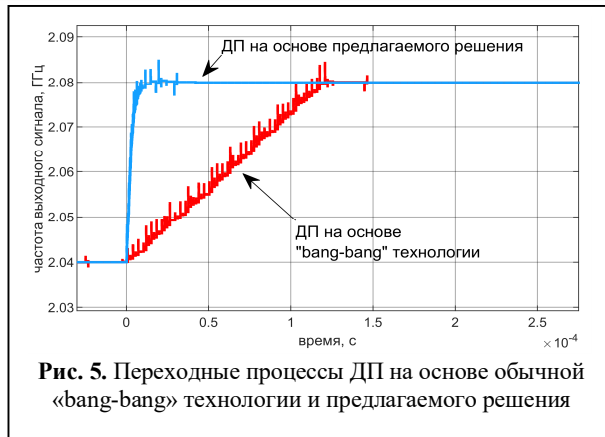


Рис. 5. Переходные процессы ДП на основе обычной «bang-bang» технологии и предлагаемого решения

$$F(p) = \frac{1 + p \cdot \tau_0}{p \cdot (1 + p \cdot \tau_p)},$$

где τ_0 и τ_p — постоянные времени нуля и полюса соответственно.

При включении ВСНЗ ток в управляющей шине возрастает в k раз. Чтобы сохранить коэффициент затухания ξ близким к оптимальному значению ($\xi \approx 1$), необходимо скорректировать параметры фильтра. Как показано в работе [4], при увеличении тока в управляющей цепи в k раз эквивалентное сопротивление в цепи фильтра должно быть уменьшено в $\sqrt{k}$ раз. Это позволяет сохранить динамические свойства системы при расширении полосы пропускания.

На рис. 5 представлены результаты моделирования переходных процессов ДП на основе обычной «bang-bang» технологии и предлагаемого решения при использовании пропорционально-интегрирующего ФНЧ 3-го порядка. Параметры моделирования: частота сравнения 40 МГц; крутизна характеристики ГУН 40 МГц. Длительность переходного процесса для ДП на основе обычной «bang-bang» технологии составила порядка 12 мкс или 480 циклов опорной частоты. Длительность переходного процесса для ДП на основе предлагаемого решения составила порядка 2 мкс или 80 циклов опорной частоты.

Оптимизация спектральных характеристик малошумящих тактовых генераторов для систем связи

Наряду с вопросами минимизации времени перестройки, не менее важной задачей при проектировании малошумящих тактовых генераторов на основе ФАПЧ с субдискретизацией является обеспечение высокой спектральной чистоты выходного сигнала. Как было отмечено ранее, особенностью спектрального состава выходного сигнала таких генераторов является наличие выраженных дискретных побочных спектральных составляющих (ДПСС) вблизи несущей с частотами, кратными частоте сравнения, которые могут попадать в полосу пропускания приёмопередающего тракта и вызывать смещение точек сигнального созвездия, что в конечном счёте огра-

ничивает помехоустойчивость каналов связи.

В отличие от классических ФАПЧ, где ДПСС порождаются в основном статическими рассогласованиями токов и задержек, в субдискретизирующих структурах причины их возникновения иные. Циклическая работа тракта выборки и системы накачки заряда вносит два типа периодических возмущений: модуляцию ёмкости резонансного контура генератора, управляемого напряжением, и пульсации напряжения на его управляющем входе. Решение данной проблемы требует применения специальных схемотехнических методов, позволяющих ослабить паразитные тоны без ухудшения уровня джиттера.

К настоящему времени известно несколько эффективных методов подавления ДПСС. Первый метод основан на использовании двухтактного субдискретизирующего фазового детектора с подавлением эффекта двоичной частотной манипуляции (BFSK), представляющего собой комбинацию изолирующего буфера и фиктивного канала выборки [10]. Такая комбинация позволяет достичь уровня ДПСС около минус 82,2 дБн. Основное преимущество данного подхода заключается в отсутствии сложной калибровки, однако он требует тщательного проектирования буферных каскадов из-за компромисса между подавлением спуров и фазовым шумом.

Второй метод, использующий только фиктивный канал выборки без изолирующего буфера, является более простой реализацией и обеспечивает подавление до минус 56 дБн [11]. Здесь два конденсатора выборки поочерёдно подключаются к контуру генератора, что в идеале полностью устраняет модуляцию его частоты на опорной частоте. Этот метод проще в реализации и не требует калибровки, что делает его востребованным для приложений, где не требуется рекордное подавление спуров, но при этом его эффективность ограничена примерно 11 дБ подавления относительно базового уровня.

Третий метод, использующий непрерывную систему накачки заряда вместо традиционной импульсной, нацелен на подавление ДПСС, возникающих на управляющем узле генератора [12]. В отличие от импульсных систем, которые периодически переключаются между активным состоянием и высокоимпедансным, создавая циклические пульсации тока и напряжения, непрерывная система накачки заряда работает постоянно на протяжении всего периода опорной частоты. Данный метод демонстрирует рекордное подавление ДПСС до минус 97,86 дБн, что более чем на 25 дБ лучше, чем у импульсных версий.

Проведённое моделирование подтверждает, что выбор конкретного метода подавления ДПСС определяется требуемым уровнем спектральной чистоты и допустимой сложностью схемотехнической реализации. Наиболее эффективные решения комбинируют несколько подходов для достижения наилучших результатов, что подтверждает перспективность дальнейших исследований в области оптимизации спектральных характеристик малошумящих такто-

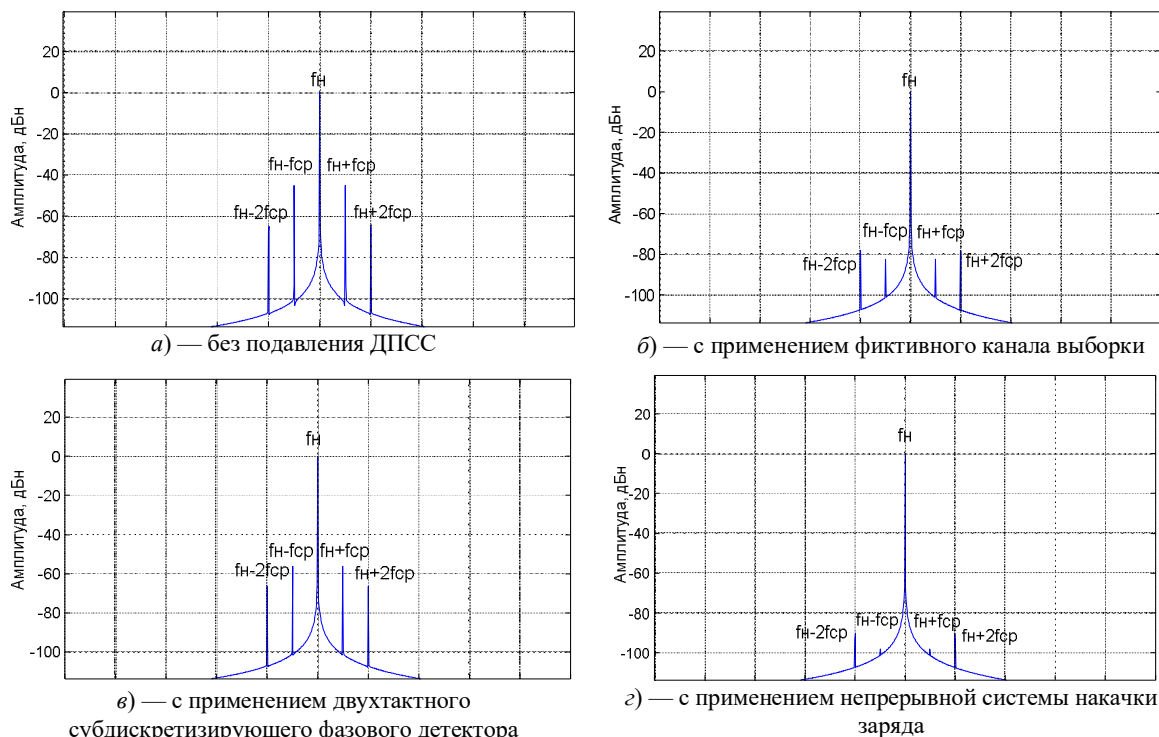


Рис. 6. Спектры выходного сигнала малошумящего тактового генератора

Таблица 2. Уровни ДПСС относительно несущей

Уровни ДПСС относительно несущей, дБн	Частота ДПСС	$f_n - 2f_{cp}$	$f_n - f_{cp}$	$f_n + f_{cp}$	$f_n + 2f_{cp}$
	без подавления ДПСС	-65	-45	-45	-65
	с применением фиктивного канала выборки	-78	-83	-83	-78
	с применением двухтактного субдискретизирующего фазового детектора	-68	-56	-56	-68
	с применением непрерывной системы накачки заряда	-91	-97	-97	-91

вых генераторов для систем связи пятого поколения.

На рис. 6 показаны спектры выходного сигнала малошумящего тактового генератора без подавления и с применением каждого из описанных методов. В таблице 2 приведены значения уровней ДПСС относительно несущей.

EVM (Error Vector Magnitude — величина вектора ошибки) — это ключевой показатель качества цифровой модуляции, характеризующий отклонение реально сформированного сигнального созвездия от идеального и выражаемый в процентах или дБ. Чем ниже значение EVM, тем выше точность формирования сигнала и меньше вероятность ошибки при демодуляции, поэтому для систем 5G с QAM высоких порядков требования к этому параметру особенно жёсткие. На рис. 7 представлена функциональная модель, созданная в среде MATLAB Simulink, с помощью которой были получены выходные сигналы в специальных режимах работы ЦАП и количественные значения параметра EVM, позволяющие оценить эффективность рассмотренных методов подавления ДПСС. Результаты расчёта приведены в таблице 3.

При отсутствии подавления ДПСС параметр EVM достигает 3,1% в режиме RFZ, что объясняется попаданием нежелательных гармоник в спектр полезного сигнала. Наилучшие результаты обеспечивает метод с применением непрерывной системы накачки заряда, снижающий значения EVM до 0,063–0,225 % во всех специальных режимах работы, что соответствует требованиям 5G для QAM высоких порядков. Методы с применением фиктивного канала выборки и двухтактного субдискретизирующего

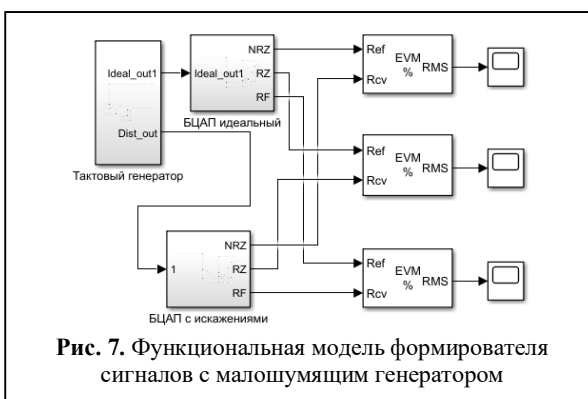


Рис. 7. Функциональная модель формирователя сигналов с малошумящим генератором

Таблица 3. Результаты EVM для разных методов подавления ДПСС

Схема малошумящего тактового генератора	EVM, %		
	NRZ	RF	RFZ
- без подавления ДПСС	0,987	2,5	3,1
- с применением фиктивного канала выборки	0,242	0,265	0,276
- с применением двухтактного субдискретизирующего фазового детектора	0,635	1,333	1,616
- с применением непрерывной системы накачки заряда	0,063	0,218	0,225

шего фазового детектора показывают наименьшую результативность, что ограничивает их применение в системах с жёсткими требованиями к спектральной чистоте.

Заключение

На основании проведённого исследования получены следующие выводы.

1. Обоснован выбор архитектуры малошумящего тактового генератора на основе ФАПЧ с субдискретизацией для формирователей сигналов систем связи 5G.
2. Предложена методика оптимизации временных характеристик, основанная на адаптивном изменении коэффициента накопления M в дополнительной петле на основе технологии «bang-bang». Динамическое уменьшение M на начальном этапе перестройки и его увеличение при приближении к целевой частоте позволяет сократить длительность переходного процесса с 12 мкс (480 циклов опорной частоты) до 2 мкс (80 циклов), то есть в 6 раз, при сохранении устойчивости и точности установки частоты.
3. Проведён сравнительный анализ методов подавления дискретных побочных спектральных составляющих (ДПСС) в субдискретизирующих ФАПЧ. Установлено, что наилучшее подавление обеспечивает метод с применением непрерывной системы накачки заряда (уровень ДПСС до $-97,86$ дБн), тогда как метод фиктивного канала выборки (-83 дБн) и двухтактного субдискретизирующего фазового детектора (-56 дБн) уступают ему по эффективности, но выигрывают в простоте реализации.
4. Показана прямая связь между уровнем ДПСС и параметром EVM применение непрерывной системы накачки заряда снижает EVM до 0,063–0,225% во всех специальных режимах работы ЦАП, что обеспечивает выполнение жёстких требований к спектральной чистоте сигнала.
5. Разработана функциональная модель в среде MATLAB Simulink, позволяющая количественно оценивать эффективность различных методов подавления ДПСС по значениям EVM и спектральным характеристикам выходного сигнала. Результаты моделирования подтверждают перспективность комплексного применения рассмотренных методов для дальнейшего улучшения спектральных характеристик малошумящих тактовых генераторов в системах связи 5G.

Поступила 15 мая 2026 г.

Исследование выполнено за счет гранта
Российского научного фонда № 25-29-01291,
<https://rscf.ru/project/25-29-01291/>

Литература

1. El Sanhoury A., et al. Performance Assessment of a 5G NR D-Band CMOS Transceiver with Phase Noise Impairments // 2023 Joint European Conference on Networks and Communications & 6G Summit. 2023. Pp. 1–6. DOI: 10.1109/EuCNC/6GSummit58263.2023.10188317.
2. Якименко К.А., Ромашов В.В., Храмов К.К., Докторов А.Н., Сочнева Н.А. Исследование шумовых характеристик синтезаторов частот на основе быстродействующих цифро-аналоговых преобразователей // Радиотехника. 2023. Т. 87. №11. С. 180–191.
3. Якименко К.А., Ромашов В.В., Храмов К.К., Докторов А.Н., Сочнева Н.А. Влияние фазового шума и нелинейных искажений быстродействующих цифро-аналоговых преобразователей на параметры цифровых систем связи // Радиотехника. 2024. Т. 88. №6. С. 137–148.
4. Zahir Z., Banerjee G. 0.9–5.4 GHz wideband fast settling frequency synthesizer for 5G based consumer services // Analog Integrated Circuits and Signal Processing. 2018. Vol. 97, No. 3. Pp. 521–534. DOI: 10.1007/s10470-018-1344-2.
5. Gao X., Klumperink E. A. M., Bohsali M., Nauta B. A low noise sub-sampling PLL in which divider noise is eliminated and PD/CP noise is not multiplied by N^2 // IEEE Journal of Solid-State Circuits. 2009. Vol. 44, no. 12. Pp. 3253–3263.
6. Ali Z., Paliwal P., Ahmad M., Heidari H., Gupta S. Fast settling phase-locked loops: a comprehensive survey of applications and techniques // IEEE Circuits and Systems Magazine. 2024. Vol. 24. No. 2. Pp. 62–79.
7. Mercandelli M., et al. A 12.5-GHz fractional-N type-I sampling PLL achieving 58-fs integrated jitter // IEEE Journal of Solid-State Circuits. 2022. Vol. 57. No. 2. Pp. 505–517.
8. Bertulussi L., et al. A low phase noise digital bang-bang PLL with fast lock over a wide lock range // IEEE International Solid-State Circuits Conference (ISSCC) Digest of Technical Papers. 2018. Pp. 252–254.
9. Kim S. et al. 8.9 to 10-GHz -97.86 -dBc Reference Spur Pulser-Free CCP Sub-Sampling PLL // IEEE Access. 2025. Vol. 13. Pp. 206417–206430. DOI 0.1109/ACCESS.2025.3639098.
10. Yang Z., Chen Y., Yuan J., Mak P.-I., Martins R.P. A 3.3-GHz Integer N-Type-II Sub-Sampling PLL Using a BFSK-Suppressed Push-Pull SS-PD and a Fast-Locking FLL Achieving -82.2 -dBc REF Spur and -255 -dB FOM // IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 2022. Vol. 30. No. 2. Pp. 238–242. DOI: 10.1109/TVLSI.2021.3131219.
11. Gao X., Klumperink E. A. M., Soccì G., Bohsali M., Nauta B. Spur Reduction Techniques for Phase-Locked Loops Exploiting A Sub-Sampling Phase Detector // IEEE Journal of Solid-State Circuits. 2010. Vol. 45. No. 9. Pp. 1809–1821. DOI: 10.1109/JSSC.2010.2053094.
12. Kim S., Kwon K., Park M., Ahn J., Kim J., Gil J., Park C., Eo Y., Harjani R., Oh T. A 8.9 to 10-GHz -97.86 -dBc Reference Spur Pulser-Free Continuous Charge Pump Sub-Sampling PLL With Fine-Tunable Dead-Zone Generator in 65-nm CMOS Process // IEEE Access. 2025. Vol. 13. Pp. 206417–206430. DOI:10.1109/ACCESS.2025.3639098.

OPTIMIZATION OF TIME-DOMAIN AND SPECTRAL CHARACTERISTICS OF LOW-NOISE CLOCK GENERATORS BASED ON THE INDIRECT SYNTHESIS METHOD FOR MODERN COMMUNICATION SYSTEMS

Kirill Aleksandrovich Yakimenko — PhD. in Engineering, Associate Professor, Department of Radio Engineering, Murom Institute (branch) of the “Vladimir State University named after Alexander and Nikolay Stoletovs”.

Andrey Nikolaevich Doktorov — PhD. in Engineering, Associate Professor, Department of Radio Engineering, Murom Institute (branch) of the “Vladimir State University named after Alexander and Nikolay Stoletovs”.

Darya Maksimovna Berezina — Master’s Degree Student, Murom Institute (branch) of the “Vladimir State University named after Alexander and Nikolay Stoletovs”.

Irina Aleksandrovna Berkut — Master’s Degree Student, Murom Institute (branch) of the “Vladimir State University named after Alexander and Nikolay Stoletovs”.

Address: 602264, Russian Federation, Vladimir region, Murom, Orlovskaya str., 23.

E-mail: yakimenko.kirill@yandex.ru

Abstract: The paper addresses the optimization of timing and spectral characteristics of low-noise clock generators based on sub-sampling PLLs for 5G communication systems. Signal shaper architectures employing high-speed DACs operating in special NRZ, RF, and RFZ modes are analyzed, where the clock generator provides synchronization and carrier frequency formation. It is shown that the key limiting factors of sub-sampling PLLs are the relatively low tuning speed and the presence of discrete spurious spectral components (reference spurs) that fall within the transceiver bandwidth. A technique for adaptive variation of the accumulation coefficient M in an auxiliary bang-bang PLL loop is proposed, which reduces the transient duration from 480 to 80 reference clock cycles, i.e., by a factor of 6. A comparative analysis of reference spur suppression methods is carried out: the continuous charge pump system provides the best result (-97.86 dBc spur level, EVM 0.063–0.225%). A functional MATLAB Simulink model is developed for quantitative evaluation of the methods' effectiveness via the error vector magnitude (EVM).

Keywords: Sub-sampling PLL, reference spurs, high-speed DACs, 5G, EVM.

The research was funded by the Russian Science Foundation, grant No. 25-29-01291,
<https://rscf.ru/project/25-29-01291/>

References

1. El Sanhoury A., et al. Performance Assessment of a 5G NR D-Band CMOS Transceiver with Phase Noise Impairments. 2023 Joint European Conference on Networks and Communications & 6G Summit. 2023. Pp. 1–6. DOI: 10.1109/EuCNC/6GSummit58263.2023.10188317.
2. Yakimenko K.A., Romashov V.V., Khramov K.K., Doktorov A.N., Sochneva N.A. Study of Noise Characteristics of Frequency Synthesizers Based on High-Speed Digital-to-Analog Converters. Radiotekhnika. 2023. Vol. 87. No. 11. Pp. 180–191.
3. Yakimenko K.A., Romashov V.V., Khramov K.K., Doktorov A.N., Sochneva N. A. Influence of Phase Noise and Nonlinear Distortions of High-Speed Digital-to-Analog Converters on the Parameters of Digital Communication Systems. Radiotekhnika. 2024. Vol. 88. No. 6. Pp. 137–148.
4. Zahir Z., Banerjee G. 0.9–5.4 GHz wideband fast settling frequency synthesizer for 5G based consumer services. Analog Integrated Circuits and Signal Processing. 2018. Vol. 97. No. 3. Pp. 521–534. DOI: 10.1007/s10470-018-1344-2.
5. Gao X., Klumperink E. A. M., Bohsali M., Nauta B. A low noise sub-sampling PLL in which divider noise is eliminated and PD/CP noise is not multiplied by N^2 // IEEE Journal of Solid-State Circuits. 2009. Vol. 44. No. 12. Pp. 3253–3263.
6. Ali Z., Paliwal P., Ahmad M., Heidari H., Gupta S. Fast settling phase-locked loops: a comprehensive survey of applications and techniques. IEEE Circuits and Systems Magazine. 2024. Vol. 24. No. 2. Pp. 62–79.
7. Mercandelli M., et al. A 12.5-GHz fractional-N type-I sampling PLL achieving 58-fs integrated jitter. IEEE Journal of Solid-State Circuits. 2022. Vol. 57. No. 2. Pp. 505–517.
8. Bertulussi L., et al. A low phase noise digital bang-bang PLL with fast lock over a wide lock range. IEEE International Solid-State Circuits Conference (ISSCC) Digest of Technical Papers. 2018. Pp. 252–254.
9. Kim S. et al. 8.9 to 10-GHz -97.86 -dBc Reference Spur Pulser-Free CCP Sub-Sampling PLL. IEEE Access. 2025. Vol. 13. Pp. 206417–206430. DOI 10.1109/ACCESS.2025.3639098.
10. Yang Z., Chen Y., Yuan J., Mak P.-I., Martins R.P. A 3.3-GHz Integer N-Type-II Sub-Sampling PLL Using a BFSK-Suppressed Push-Pull SS-PD and a Fast-Locking FLL Achieving -82.2 -dBc REF Spur and -255 -dB FOM. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 2022. Vol. 30. No. 2. Pp. 238–242. DOI: 10.1109/TVLSI.2021.3131219.
11. Gao X., Klumperink E. A. M., Soccì G., Bohsali M., Nauta B. Spur Reduction Techniques for Phase-Locked Loops Exploiting A Sub-Sampling Phase Detector. IEEE Journal of Solid-State Circuits. 2010. Vol. 45. No. 9. Pp. 1809–1821. DOI: 10.1109/JSSC.2010.2053094.
12. Kim S., Kwon K., Park M., Ahn J., Kim J., Gil J., Park C., Eo Y., Harjani R., Oh T. A 8.9 to 10-GHz -97.86 -dBc Reference Spur Pulser-Free Continuous Charge Pump Sub-Sampling PLL With Fine-Tunable Dead-Zone Generator in 65-nm CMOS Process. IEEE Access. 2025. Vol. 13. Pp. 206417–206430. DOI: 10.1109/ACCESS.2025.3639098.